



3 / Priority
Doc.
E. Willis
2-21-02
PATENT
0941-0363P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: Chung-Ching LAI et al. Conf.: 5867
Appl. No.: 09/986,726 Group: 2811
Filed: November 9, 2001 Examiner:
For: GATE FOR PREVENTING DOPANTS FROM
PENETRATING A GATE INSULATOR AND METHOD
OF FORMING THE SAME

L E T T E R

Assistant Commissioner for Patents
Washington, DC 20231

December 19, 2001
REC-21 2001
ROOM 4

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
TAIWAN	090113933	June 8, 2001

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

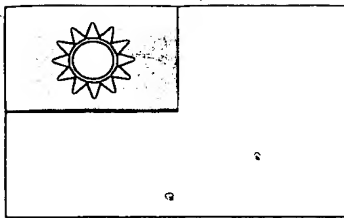
BIRCH, STEWART, KOLASCH & BIRCH, LLP

By Joe McKinney Muncy
Joe McKinney Muncy, #32,334

KM/apw
0941-0363P

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

Attachment



0941-0363P

09/986, 726

11/9/2001

Chung-Ching LAI et al.
BSKB, LLP
(703) 205-8000

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA



茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2001 年 06 月 08 日
Application Date

申請案號：090113933
Application No.

申請人：矽統科技股份有限公司
Applicant(s)

RECEIVED
DEC 21 2001
TC 2800 MAIL ROOM

局長
Director General

陳明邦

發文日期：西元 2001 年 11 月 20 日
Issue Date

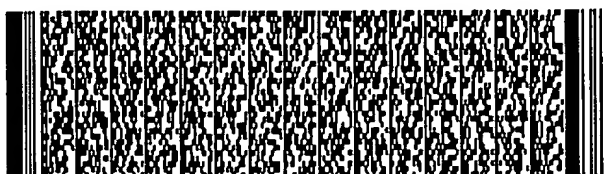
發文字號：09011017898
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	可避免摻質滲透至閘極絕緣層之閘極及其製造方法
	英 文	
二、 發明人	姓 名 (中文)	1. 賴忠慶 2. 李瑞評 3. 賴東明 4. 杜建男
	姓 名 (英文)	1. LAI, CHUNG-CHING 2. Jui-Ping, Li 3. Tung-Ming Lai 4. Tu Chien-Nan
	國 籍	1. 中華民國 2. 中華民國 3. 中華民國 4. 中華民國
	住、居所	1. 台北市新生北路2段137巷3號2F 2. 宜蘭縣三星鄉天福村福山43街 3. 台北縣三重市安慶街100巷3弄19號 4. 高雄市新興區青年一路176巷34號2F
三、 申請人	姓 名 (名稱) (中文)	1. 矽統科技股份有限公司
	姓 名 (名稱) (英文)	1.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學園區研新一路16號
	代表人 姓 名 (中文)	1. 杜俊元
	代表人 姓 名 (英文)	1.



四、中文發明摘要 (發明之名稱：可避免摻質滲透至閘極絕緣層之閘極及其製造方法)

本發明提供一種可避免摻質滲透至閘極絕緣層之閘極，其係由非晶矽層和複晶矽層所組成，且置於閘極絕緣層上，而源極/汲極則位於非晶矽層/複晶矽層之兩側的基底中。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

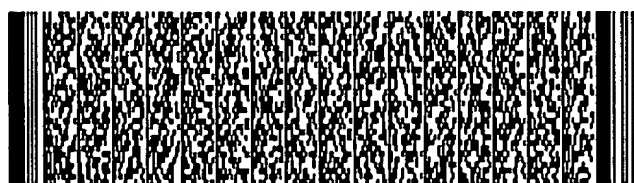
【發明領域】

本發明係有關於一種閘極 (gate) 及其製造方法，特別是有關於一種可避免摻質穿透 (penetrate) 至閘極氧化層 (gate oxide layer) 之閘極及其製造方法。

【習知技術】

金氧半電晶體 (metal-oxide-semiconductor transistor; MOS transistor) 是目前積體電路應用最普遍的一種單位電子元件。其為由閘極、汲極與源極所組成的四接點元件，利用MOS閘極在不同閘極電壓下的通道形成效應，MOS電晶體可以做為一種數位式的 (digitalized) 固態開關，以便與其他配件一起搭配而應用在各種的邏輯與記憶體積體電路產品上。其可大致分為三種類型：N通道MOS (簡稱NMOS)、P通道MOS (簡稱PMOS)、及互補式 (complementary) MOS，其中互補式MOS是由一NMOS和一PMOS所組成。

而就PMOS而言，其製造方法係於矽基底10表面形成一層閘極氧化層12後，接著沈積定義複晶矽層14以形成閘極，之後佈植硼摻質於複晶矽層14兩側的矽基底10中，以形成源極/汲極20。然而，佈植後的硼主要分佈在閘極上半部，如第1A圖所示，在高溫活化程序時，硼會分別沿著複晶矽的晶粒 (grain) 內及晶粒邊際 (grain boundary) 擴散。然而，晶粒邊際的擴散速度遠大於晶粒內，所以硼會先到達晶粒邊際和閘極氧化層12的交界處，如第1B圖所示，待晶粒內都已活化，即完成回火程序，然而此區域因



五、發明說明 (2)

為累積硼的量最多，故最容易發生硼穿透，如第1C圖所示。但是，若閘極氧化層12過薄，會發生在晶粒內硼尚未完全活化，晶粒邊際和閘極氧化層12的交界處就開始穿透的現象，如第2圖所示。

當發生硼穿透閘極氧化層時，此現象會影響閘極氧化層的品質，而且會降低元件的可靠度和壽命。傳統在解決硼穿透閘極氧化層的方法主要有兩種方式，一種是降低硼在複晶矽中的擴散速度，另一種是加強閘極氧化層對硼穿透的抵擋性。

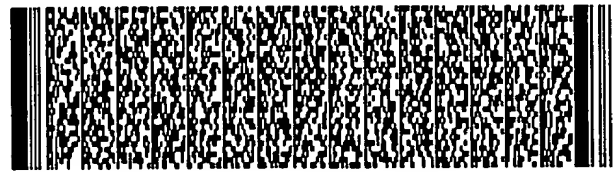
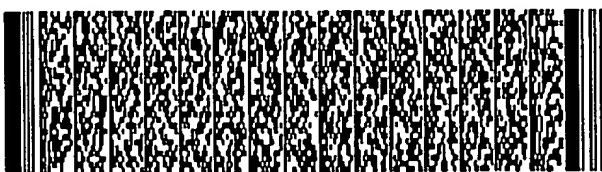
本發明係主要以前者的方式來解決硼穿透閘極氧化層的問題。

【發明之概要】

因此，本發明提供一種可避免摻質滲透至閘極絕緣層之閘極，其係由非晶矽層和複晶矽層所組成，且置於閘極絕緣層上，而源極/汲極則位於非晶矽層/複晶矽層之兩側的基底中。

本發明提供一種可避免摻質滲透至閘極絕緣層之閘極的製造方法，包括：於基底上形成閘極絕緣層，並於閘極絕緣層上依序形成複晶矽層和非晶矽層，接著定義複晶矽層和非晶矽層，以形成閘極。

依據本發明一較佳實施例，其中閘極絕緣層可為閘極氧化層，複晶矽層的厚度約為300~1000埃，形成方法係以矽甲烷為製程氣體，在壓力約為0.15~0.25托爾(torr)，溫度約為580~630℃下進行低壓化學氣相沈積而得。



五、發明說明 (3)

而上述之非晶矽層的厚度約為1000~2000埃，形成方法係以矽甲烷為製程氣體，在壓力約為0.15~0.25托爾(torr)，溫度約為510~560℃下進行低壓化學氣相沈積而得。

為讓本發明之上述目的、特徵及優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

【圖式簡單說明】

第1A圖至第1C圖係表示在硼佈植時，硼在傳統之閘極內擴散的示意圖。

第2圖係表示在閘極氧化層過薄的情況下，當進行硼佈植時，硼在傳統之閘極內擴散的示意圖。

第3A圖至第3D圖係繪示根據本發明一較佳實施例之一種可避免摻質滲透至閘極絕緣層之閘極的製造方法之流程剖面圖。

【符號說明】

10~矽基底；	100~基底；
12~閘極氧化層；	102~閘極絕緣層；
14~複晶矽層（閘極）；	104~複晶矽層；
20、110~源極/汲極；	106~非晶矽層；
108~閘極。	

【實施例】

本發明係將單一層的複晶矽層之閘極結構，改良成為由非晶矽層和複晶矽層之疊層做為閘極，利用非晶矽層來



五、發明說明 (4)

防止硼穿透閘極絕緣層，以確保閘極絕緣層的品質，及所形成之元件的可靠度和壽命。

上述之閘極的製造方法如第3A圖至第3D圖所示。

首先請參照第3A圖，提供一基底100，例如是矽基底，於基底100上形成一層閘極絕緣層102，例如是閘極氧化層，以0.18微米製程為例，閘極氧化層的厚度約為30埃左右，其形成方法可為熱氧化法或化學氣相沈積法。

接著請參照第3B圖，於閘極絕緣層102上形成一複晶矽層104，其厚度約為300~1000埃左右，其形成方法例如是利用低壓化學氣相沈積法，以矽甲烷為製程氣體，在壓力約為0.15~0.25托爾(torr)，溫度約為580~630℃下，沈積複晶矽層104。

接著請參照第3C圖，於複晶矽層104上形成一層非晶矽層106，其厚度約1000~2000埃左右，其形成方法例如是利用低壓化學氣相沈積法，以矽甲烷為製程氣體，在壓力約為0.15~0.25托爾(torr)，溫度約為510~560℃下，沈積非晶矽層106。

接著請參照第3D圖，對非晶矽層106和複晶矽層104進行圖案化，以定義出閘極108，即此閘極108係由圖案化的非晶矽層106a和複晶矽層104a所組成。之後以此閘極108為罩幕，進行離子佈植製程，以於閘極108兩側的基底100內形成源極/汲極110。以PMOS為例，所佈植的摻質為硼，佈植的劑量約為 $1 \times 10^{15} \sim 1 \times 10^{16}$ ，佈植的能量約為3~20 keV；若以NMOS為例，所佈植的摻為砷，佈植的劑量約為1



五、發明說明 (5)

$\times 10^{15} \sim 1 \times 10^{16}$ ，佈植的能量約為30~80 keV。接著進行回火製程，以使佈植的摻質活化。

在上述之佈植製程和回火製程中，由於閘極108的上半部為非晶矽層106a，使得佈植的摻質在回火過程中不易擴散，摻質不會發生過度集中在複晶矽層104a的晶粒邊際和閘極絕緣層102的交界處，故可以避免摻質穿透至閘極絕緣層102中或其下方基底100內的通道處。因此，閘極絕緣層102的品質不會受到破壞，且所形成之元件的可靠度高和壽命長。

值得注意的是，所形成的源極/汲極可為具有淺摻雜汲極 (lightly doped drain; LDD) 設計的源極/汲極，或是其他形式的源極/汲極。

【發明之特徵與效果】

綜上所述，本發明至少具有下列優點和特徵：

1. 本發明的閘極係由非晶矽層和複晶矽層所組成。
2. 由於非晶矽層可以阻擋摻質於閘極內擴散的速度，因此可以避免摻質穿透至閘極絕緣層中或其下方基底內的通道處。因此，閘極絕緣層的品質不會受到破壞，且所形成之元件的可靠度高和壽命長。
3. 本發明所提供之可避免摻質滲透至閘極絕緣層之閘極及其製造方法，可用於製造PMOS和NMOS。
4. 本發明可以應用在邏輯閘、記憶體等電晶體的製程中。

雖然本發明已以較佳實施例揭露如上，然其並非用以



五、發明說明 (6)

限制本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可做更動與潤飾，因此本發明之保護範圍當事後附之申請專利範圍所界定者為準。



六、申請專利範圍

1. 一種可避免摻質滲透至閘極絕緣層之閘極，包括：
 - 一閘極絕緣層，位於一基底表面；
 - 一複晶矽層，位於該閘極絕緣層上；以及
 - 一非晶矽層，位於該複晶矽層上，其中該複晶矽層和該非晶矽層係做為閘極之用。
2. 如申請專利範圍第1項所述之閘極，其中該閘極絕緣層為閘極氧化層。
3. 如申請專利範圍第1項所述之閘極，其中該複晶矽層的厚度為300~1000埃。
4. 如申請專利範圍第3項所述之閘極，其中該非晶矽層的厚度為1000~2000埃。
5. 一種可避免摻質滲透至閘極絕緣層之閘極的製造方法，包括：
 - 提供一基底；
 - 於該基底上形成一閘極絕緣層；
 - 於該閘極絕緣層上形成一複晶矽層；
 - 於該複晶矽層上形成一非晶矽層；以及
 - 定義該複晶矽層和該非晶矽層，以形成一閘極。
6. 如申請專利範圍第5項所述之方法，其中該閘極絕緣層為閘極氧化層。
7. 如申請專利範圍第5項所述之方法，其中該複晶矽層的厚度為300~1000埃。
8. 如申請專利範圍第7項所述之方法，其中該複晶矽層的形成方法包括：以矽甲烷為製程氣體，在壓力為0.15



六、申請專利範圍

~0.25 托爾 (torr) , 溫度為580~630 °C 下進行低壓化學氣相沈積。

9. 如申請專利範圍第7項所述之方法, 其中該非晶矽層的厚度為1000~2000 埃。

10. 如申請專利範圍第9項所述之方法, 其中該非晶矽層的形成方法包括: 以矽甲烷為製程氣體, 在壓力為0.15~0.25 托爾 (torr) , 溫度為510~560 °C 下進行低壓化學氣相沈積。

11. 如申請專利範圍第9項所述之方法, 其中在定義完該複晶矽層和該非晶矽層, 以形成該閘極後, 更包括進行一離子佈植製程, 以於該閘極兩側的該基底中形成源極/汲極。

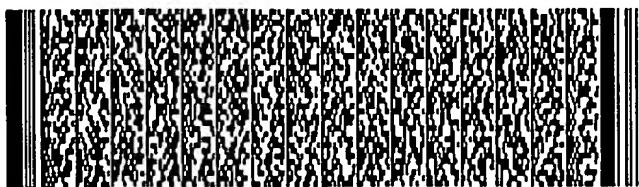
12. 如申請專利範圍第9項所述之方法, 其中在進行完該離子佈植製程後, 更包括進行一回火製程。

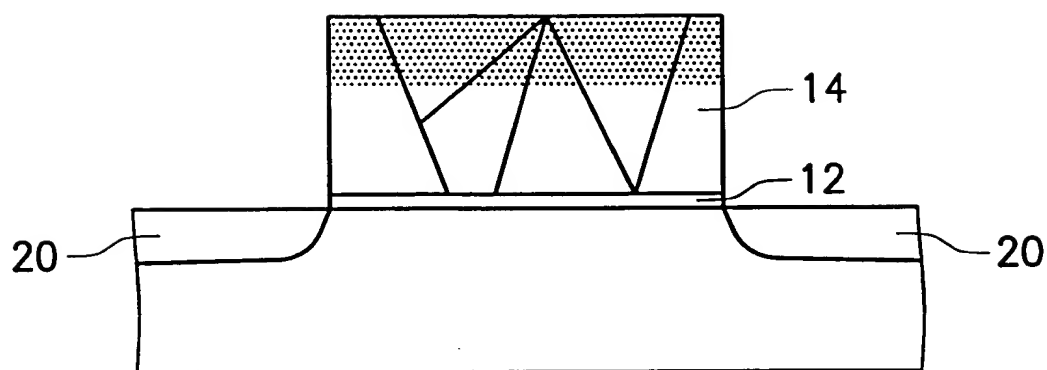
13. 如申請專利範圍第9項所述之方法, 其中該離子佈植製程中, 所佈植的摻質為硼。

14. 如申請專利範圍第13項所述之方法, 其中該離子佈植製程中, 所佈植的摻質為硼, 佈植的劑量為 $1 \times 10^{15} \sim 1 \times 10^{16}$, 佈植的能量為3~20 keV。

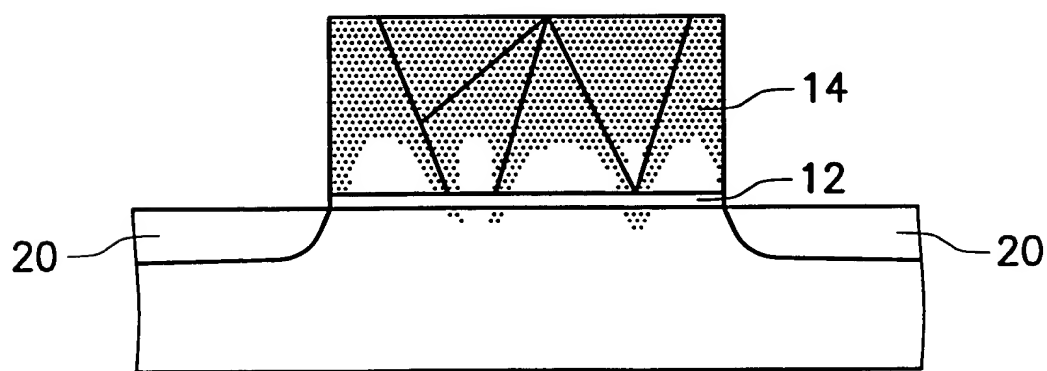
15. 如申請專利範圍第9項所述之方法, 其中該離子佈植製程中, 所佈植的摻質為砷。

16. 如申請專利範圍第15項所述之方法, 其中該離子佈植製程中, 所佈植的摻質為砷, 佈植的劑量為 $1 \times 10^{15} \sim 1 \times 10^{16}$, 佈植的能量為30~80 keV。

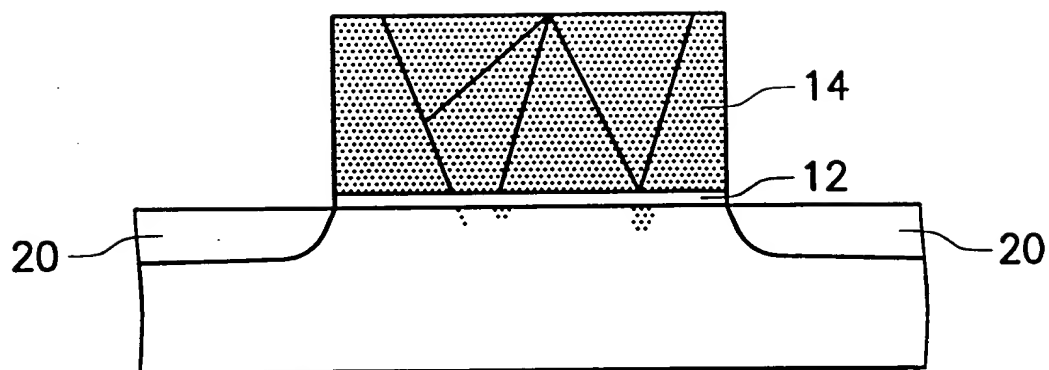




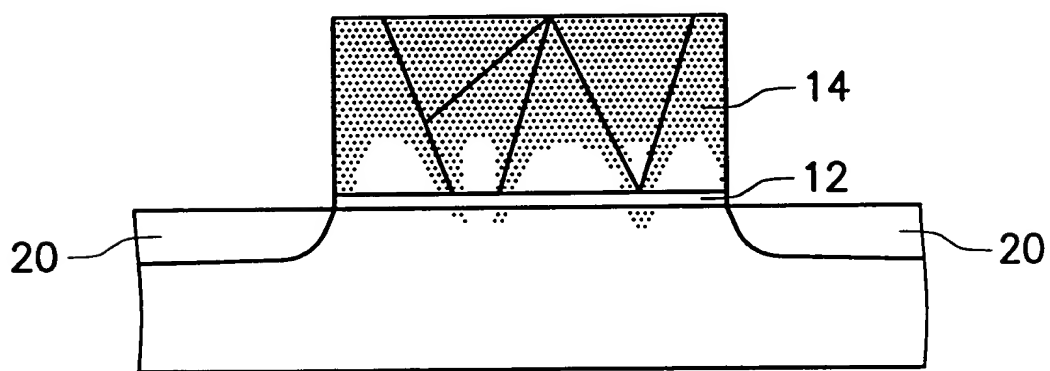
第 1A 圖



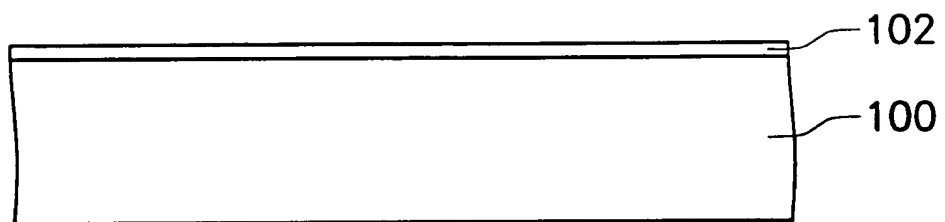
第 1B 圖



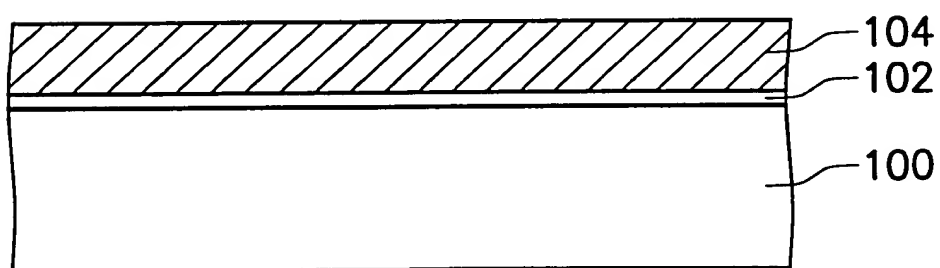
第 1C 圖



第 2 圖



第 3A 圖



第 3B 圖

100

100



100

100



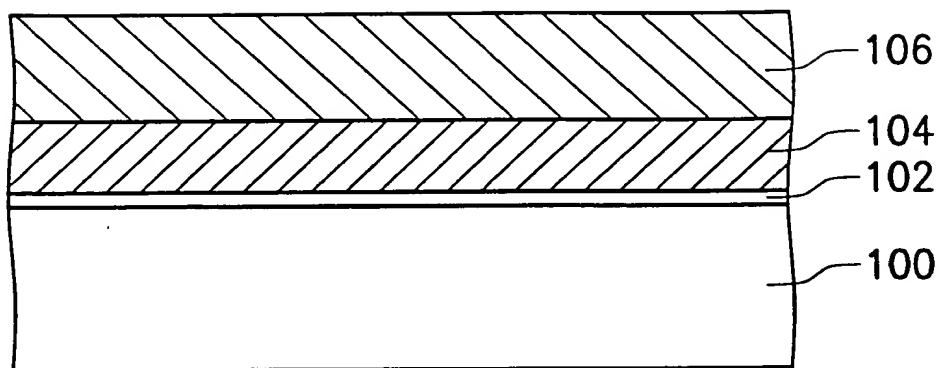
100



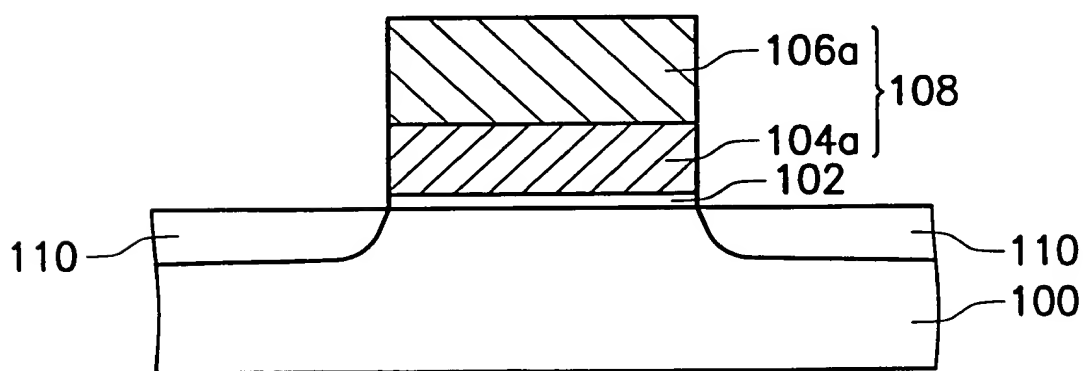
100

[illegible]

100



第 3C 圖



第 3D 圖